

Evaluation des performances de la boucle à verrouillage de phase (PLL) pour l'interconnexion d'une source d'énergie renouvelable au réseau électrique

Ahmed Rennane et Djohra Saheb - Koussa

Division Energie Eolienne
Centre de Développement des Energies Renouvelables, CDER
B.P. 62, Route de l'Observatoire, Bouzaréah, Algiers, Algeria

(reçu le 10 Mars 2014 – accepté le 30 Juin 2014)

Résumé - La plupart des sources d'énergies d'origine renouvelables qu'elles soient solaire ou éolienne sont disponibles à travers tout le territoire national, dont le potentiel de l'une ou de l'autre soit plus ou moins important selon la zones climatiques considérées. Ainsi, des installations spécifiques à la conversion de chacune de ces ressources peuvent être envisagées. Ces dernières peuvent être utilisées pour alimenter une charge électrique spécifique tout en étant autonomes, hybridées avec une source conventionnelle ou reliées au réseau électrique. Pour ce dernier cas, parmi les problèmes dont il faut résoudre avec une grande précaution, c'est le problème de la synchronisation. En effet, la synchronisation consiste à mettre en œuvre une stratégie de commande et de contrôle électronique de l'interconnexion de ce type de sources d'énergie au réseau électrique. Son but est de soutenir le système d'alimentation en cas d'un éventuel défaut, doit tenir compte de diverses perturbations qui peuvent survenir sur le réseau électrique (variation d'amplitude, saut de phase, harmoniques, déséquilibre). Elle est généralement basée sur une détection rapide et précise de l'angle de phase de la tension de réseau électrique, qui peut être estimée à l'aide d'une boucle à verrouillage de phase (PLL). Dans cet article, nous nous sommes intéressés par l'étude de plusieurs types de PLL ensuite, faire une analyse détaillée sur un type en examinant son comportement dans des conditions normales et particulières du réseau électrique.

Abstract – Most of renewable energy sources whether solar or wind are available throughout the national territory, which their potential is more or less important according to the considered climatic zones. Thus, specific installation can be used to supply a specific electric load such as autonomous, hybridized with a conventional source or connected to an electric grid. For this last case, among the problems, which must be carefully solved, is the synchronization. Indeed, the synchronization consists to implement a control strategy and electronic control of the interconnection to the grid of this type of energy sources. Its aim is to support the power system during an eventual failure, which must take into account various disturbances that may occur on the grid (amplitude variations, phase shift, harmonics, unbalance). It is generally based on a rapid and accurate detection of the phase angle of the power grid voltage, which can be estimated using a phase locked loop (PLL). In thispaper, we are interested to study several types of PLL then, make a detailed analysis on a type by examining its behavior in normal and special grid faults.

Mots clés: Boucle à verrouillage de phase (PLL) – Convertisseur - Energie renouvelable - Réseau électrique - Interconnexion.

1. INTRODUCTION

Les paramètres caractérisant les réseaux de distribution d'énergie et dont nous considérons dans cette étude sont: la fréquence, l'amplitude, la phase, la forme d'onde et la symétrie du système triphasé. Les sources d'énergies renouvelables actuelles

raccordées aux réseaux de distribution d'énergie, disposent dans leur chaîne de conversion des convertisseurs statiques. En effet, ces convertisseurs sont des sources polluantes en matière d'absorption des courants non sinusoïdaux et particulièrement de la puissance réactive.

Par conséquent, les harmoniques générées sont des perturbations permanentes affectant la forme d'onde de la tension du réseau. Les autres distorsions présentes dans la tension du réseau sont le déséquilibre dans le système triphasé, la variation de fréquence, les creux de tension et le saut de phase. Le saut et le déséquilibre des phases parviennent généralement lorsqu'une charge ou un générateur soit connecté ou déconnecté du réseau. Toutes ces distorsions ou perturbations ont donc pour conséquence de modifier les caractéristiques de l'onde de tension ou du courant, ce qui se traduit par une dégradation du facteur de puissance [1].

Pour assurer un bon raccordement du générateur à énergie renouvelable au réseau électrique, la tension de sortie du convertisseur doit avoir les mêmes paramètres caractéristiques pour chacune des trois phases. Ce résultat est obtenu si l'angle de phase de la tension du réseau est correctement asservi. Dans le système de commande du convertisseur, un signal modulé (MLI) est créé par la différence de phase. Ce qui est sélectionné comme le signal de commande pour le système de contrôle MLI.

Ce système électronique, géré par un microprocesseur qui garantit que les caractéristiques du courant produit est conforme aux exigences imposées par les normes fixées par le gestionnaire du réseau. Ce qui est responsable de la stabilité du courant (tension, fréquence, émission d'harmoniques, etc.) et assure aussi la sécurité du système (protection de découplage). Il s'agit d'un processus fonctionnant en temps réel et en permanence pour assurer la synchronisation des sorties des inverseurs avec celles du réseau électrique. La technique la plus courante utilisée pour l'asservissement de phase consiste en l'utilisation d'une boucle à verrouillage de phase (PLL) [2, 3].

Ainsi, dans ce travail, dans une première étape, nous nous sommes intéressés à l'étude et à la conception d'une PLL capable d'évaluer d'une manière correcte l'angle de phase de la tension d'un réseau idéal. Cet angle de phase permet de synchroniser la source d'énergie renouvelable par rapport à l'évolution de ce dernier.

Dans une seconde étape, nous avons considéré un scénario dans lequel nous avons supposé que la tension du réseau ne présente pas une sinusoïde parfaite, ce qui nécessite d'envisager un système PLL ayant l'aptitude de gérer des distorsions et des anomalies surgissant du système d'une manière satisfaisante. A cet effet, un circuit PLL est considéré pour être testé sous différentes conditions qui peuvent survenir dans des cas fonctionnels réels du réseau. Cette étude consiste en la simulation d'un tel système, utilisant l'environnement Matlab-Simulink.

2. PLL (PHASE LOCKED LOOP)

Les boucles à verrouillage de phase appelées PLL (PLL = Phased Locked Loop) sont des dispositifs électroniques destinés à asservir la phase d'un oscillateur local à celle d'un signal extérieur. Elles sont largement utilisées dans les processus de traitement de l'information et de transmission des données.

La PLL est utilisée aussi dans divers systèmes électroniques dont:

- Le récepteur radio;
- Le téléphone cellulaire;

- Dans la télécommunication, (restitution de porteuses, lors de la démodulation synchrone d'un signal AM ou la démodulation d'un signal en fréquence, démodulation FSK);
- Dans le contrôle des moteurs électriques;
- L'extraction d'un signal noyé dans un bruit;
- Dans la reconstitution d'horloge en transmission de données, etc... [8].

3. STRUCTURE GENERALE DE LA PLL

Afin de connecter des sources à énergies renouvelables au réseau électrique, il faut synchroniser la tension du générateur de production d'énergie électrique avec celle du réseau en matière de phase et de fréquence tout en contrôlant celles relatives au réseau. La figure 1 montre le principe fonctionnel d'une PLL.

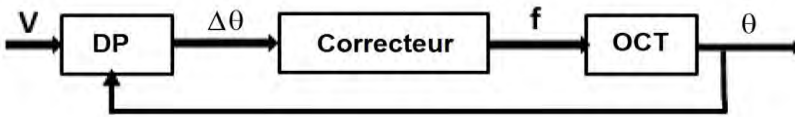


Fig. 1: Schéma fonctionnel de base d'une PLL

Dans la littérature, ils existent plusieurs configurations de la PLL (Phase Lock Loop) [5]. Cependant, dans cette étude, nous citons celles qui sont les plus classiques à savoir:

- Le zero crossing [6], qui utilise une logique OU exclusif.
- La méthode de filtrage de la tension comme filtre $\alpha\beta$ [7] ou filtre dq [5].

Ces méthodes ont le même inconvénient de sensibilité aux perturbations.

La méthode la plus efficace est la PLL (Phase Lock Loop). La structure de la PLL est un système bouclé dont son comportement et ses performances sont étudiés et évalués moyennant la théorie des asservissements. Cette structure présente des configurations très diversifiées et comme présentées sur la figure 1, elle comprend principalement trois blocs:

- Le détecteur de phase, 'DP';
- Le correcteur;
- L'oscillateur commandé en tension, 'OCT'.

Les techniques avancées utilisées dans la technologie de la PLL ont pour principal objectif d'utiliser une poursuite robuste de la phase du réseau qui permet de pallier à l'existence des perturbations. Ainsi, la configuration que nous avons retenu dans cette étude correspond au schéma synoptique de la PLL présenté dans [8, 9] et décrit par la figure suivante.

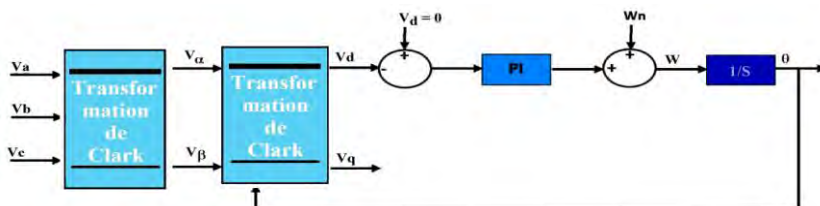


Fig. 2: Schéma fonctionnel d'une PLL triphasée

Dans ce type de configuration de la PLL, nous supposons que les tensions du réseau sont équilibrées, et utilisées comme entrées dans la PLL et une fois contrôlées, sa sortie correspond à l'angle de phase de l'une des trois phases. Une fois ce dernier est détecté, nous faisons un décalage de 120 degrés pour chacune des deux autres phases.

Parmi les méthodes de détection, les plus usuelles utilisent la technologie de la PLL, nous citons:

a- Le 'zero crossing' qui utilise une logique OU Exclusif

Cette structure, est utilisée principalement pour les systèmes monophasés, et peut être classée comme une structure dans laquelle la détection de phase et de fréquence est basée sur les points de passage par zéro du signal d'entrée. En outre, le bruit autour du point de passage à zéro de la tension rend l'angle de sortie oscillante [6]. Par conséquent, les points de passage par zéro ne sont pas détectés, à chaque demi-cycle de la fréquence de travail, ce qui fait que les performances dynamiques de cette solution sont limitées.

b- Méthode de filtrage de la tension comme le filtre $\alpha\beta$

Cette transformation permet de passer du repère abc vers le repère stationnaire $\alpha\beta$. Ce qui conduit à suivre l'angle de phase des signaux triphasés (V_{r1} , V_{r2} et V_{r3}). Dans le cas d'un système équilibré, la tension du système triphasé de tension s'exprime de la manière suivante:

$$V_{r1} = V_m \times \sin\theta \quad (1)$$

$$V_{r2} = V_m \times \sin(\theta - 2\pi/3) \quad (2)$$

$$V_{r3} = V_m \times \sin(\theta + 2\pi/3) \quad (3)$$

Où θ est l'angle de phase qui est égal à $2\pi \times f \times t$.

La matrice de transformation de clarke $\alpha\beta$ dans le cas de conservation d'amplitude est donnée par l'équation (4).

$$T_{\alpha\beta} = \frac{2}{3} \times \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & -\sqrt{3}/2 & \sqrt{3}/2 \end{bmatrix} \quad (4)$$

Ce qui nous permet d'écrire:

$$V_{\alpha\beta} = T_{\alpha\beta} \times T_{r1r2r3} = \begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \begin{bmatrix} V_m \sin \theta \\ V_m \cos \theta \end{bmatrix} \quad (5)$$

Les deux signaux V_α , V_β transportent des informations uniquement sur l'angle de phase de l'une des trois phases (V_{r1} , V_{r2} ou V_{r3}).

c- La PLL triphasée synchrone (Phase Lock Loop)

Le principe de base de la PLL triphasée consiste à appliquer une transformation inverse de Park sur les tensions triphasées du réseau. La composante d'axe d générée par cette transformation (Fig. 3) est asservie à zéro par action sur l'angle du repère de Park (θ'). En régime établi, l'angle estimé (θ') est égal à l'angle du réseau θ . Ici, le

vecteur spatial de tension est synchronisé avec l'axe des q comme représenté dans la figure 3 [8].

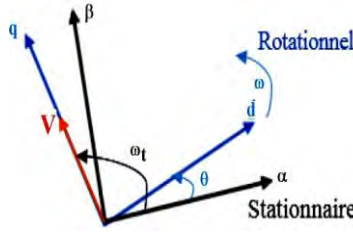


Fig. 3: Repère synchrone de référence tournant

L'application de la transformation de Park sur les trois phases du réseau conduit aux expressions suivantes:

$$\begin{bmatrix} V_q \\ V_d \end{bmatrix} = \begin{bmatrix} V_m \cos(\theta - \theta') \\ -V_m \sin(\theta - \theta') \end{bmatrix} \quad (6)$$

Dans ce cas, la matrice de transformation est donnée par:

$$T_{qd} = \begin{bmatrix} \sin\theta' & \cos\theta' \\ -\cos\theta' & \sin\theta' \end{bmatrix} \quad (7)$$

Où θ' est l'angle de phase déterminé par le système PLL.

La pulsation estimée ω' est la somme de la sortie du régulateur PI et la fréquence d'action directe ω_n [8].

Nous constatons qu'il s'agit d'un système fortement non linéaire. Pour synthétiser le correcteur, on se base sur un modèle linéaire pour des faibles variations de la phase (θ). Ainsi, lorsque θ' est très proche de θ , l'approximation des petits angles pour la fonction sinus conduit alors au modèle simplifié présenté sur la figure 4. Ce qui permet une simple synthèse du correcteur faisant partie de cette boucle.

Le but de l'utilisation de la fréquence d'action directe, ω_n , est de pouvoir contrôler le régulateur PI et de détecter le passage d'un signal de sortie par zéro. Dans notre cas, la pulsation d'action directe correspond à la valeur $2\pi f = 100\pi$.

C'est le cas d'un fonctionnement idéal d'un réseau où sa fréquence est exactement de 50 Hz. Ainsi, une fois le régulateur réalise l'asservissement de la phase, la sortie du régulateur sera nulle.

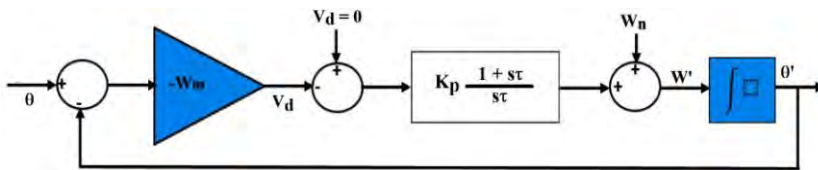


Fig. 4: Système simplifié de la PLL

4. FONCTION DE TRANSFERT

La fonction de transfert FT correspondante au système représenté par la figure 4 et travaillant en boucle ouverte, est exprimée par l'équation suivante:

$$FT_{bo} = \left(k_p \times \frac{1 + \tau \times S}{\tau \times S} \right) \times \left(\frac{1}{1 + S \times T_e} \right) \times \left(\frac{V_m}{S} \right) \quad (8)$$

Avec, T_e , la période d'échantillonnage et τ , la constante du temps.

Lors du passage du système d'un fonctionnement en boucle ouverte envers celui travaillant en boucle fermée, la fonction de transfert régissant ce passage est exprimée par la relation suivante:

$$FT_{BF} = \frac{FT_{bo}}{1 + FT_{bo}} \quad (9)$$

5. INTEGRATION NUMERIQUE ET CONCEPTION DES GAINS DU REGULATEUR PI

Pour la conception du régulateur PI, de nombreuses méthodes d'intégration sont envisagées et généralement ces méthodes sont caractérisées par les deux principaux paramètres: le gain K_p et la constante du temps τ . Ainsi, la méthode d'intégration la plus appropriée dépend des critères du régulateur et dans ce cas, le comportement du régulateur PI est régi par un système d'équation du second ordre dont la méthode de résolution la plus usuelle est la méthode symétrique optimale, 'SO'. Cette méthode a été étudiée, utilisée et a prouvé ses performances dans plusieurs applications de simulation de la PLL, dans les cas de son utilisation comme système de contrôle d'installations raccordées au réseau [8, 10].

La méthode 'SO' est utilisée pour optimiser la valeur de la marge de phase et la conduite à avoir son maximum à celle correspondante à la fréquence de coupure f_c donnée sans porter atteinte à la stabilité du système. Ainsi, l'allure de l'amplitude et de la phase seront également symétriques autour de f_c [11].

En utilisant la méthode symétrique optimale les valeurs appropriées de K_p et τ peuvent être calculées et ajustées par la suite.

Une fréquence de coupure $f_c = 50$ Hz utilitaire donne une marge de phase maximale à 50 Hz permet au système en boucle fermée d'avoir les caractéristiques d'un filtre passe bas avec une bande passante $F_B = 67.2804$ Hz. Le système PLL sera alors en mesure de réduire les harmoniques de la sortie sans la nécessité d'un filtre extérieur, ce qui est une propriété très souhaitable.

6. SIMULATION

Dans le cas de figure où un raccordement électrique permettant de relier les sources de production renouvelable au réseau actuel est prévu. Schématiquement, l'énergie électrique produite par le système de conversion d'énergie renouvelable, peut être relié directement au réseau de distribution local tout en respectant les conditions favorables.

Ces dernières sont imposées par les normes qui exigent qu'au point de raccordement, le niveau de tension relative à l'énergie produite soit dans la gamme de moyenne tension.

Dans cette étude, on considère que l'amplitude maximale de la tension soit fixée à $V_m = 10 \text{ kV}$, un temps de simulation de 0.2 s, une période d'échantillonnage (T_e) est aussi fixée à 0.5 ms et que la fréquence de coupure soit aussi égale à 50 Hz.

Nous avons généré quatre signaux (V_{r1} , V_{r2} , V_{r3} et V_{ref}) dans Matlab, ensuite nous les avons importés dans Simulink. Le schéma blocs réalisé dans Simulink comme le montre la figure 5 comporte les deux parties de conversions $abc/\alpha\beta$ et $\alpha\beta/dq$ qui sont la mise en œuvre des matrices de transformation des équations (4) et (6) respectivement. Le régulateur PI dont le rôle est de réduire l'erreur entre la valeur de référence et la valeur mesurée de V_d , est réalisé en utilisant le bloc 'Discrete Transfer F_{cn} ' disponible dans la bibliothèque de Simulink. Enfin la fonction d'intégration est mise en œuvre dans une boîte 'Discrete-Time-Integrator'.

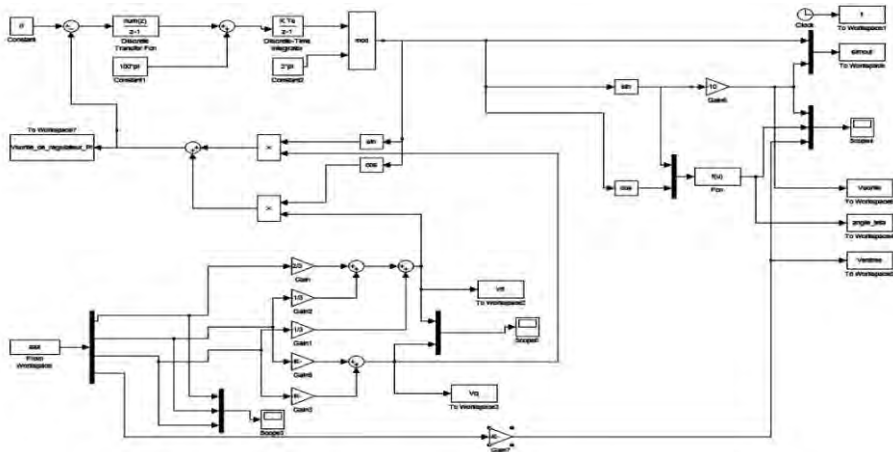


Fig. 5: PLL dans Simulink

Les tracés de la phase et de l'amplitude de la fonction de transfert du système en boucle ouverte en fonction de la fréquence sont symétriques par rapport à la fréquence de coupure ($f_c = 100 \times \pi$). A cette fréquence, la marge de phase est de 72° , (Fig. 6).

Un tracé de Bode du système en boucle fermée confirme le comportement d'un filtre passe bas dont la bande passante est égale à $F_B = 67.2804 \text{ Hz}$, (Fig. 7).

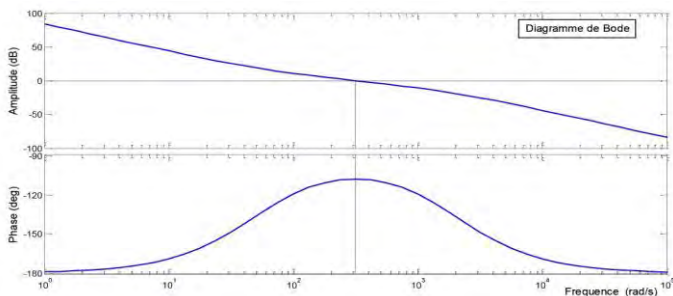


Fig. 6: Diagramme de Bode de la fonction de transfert en boucle ouverte

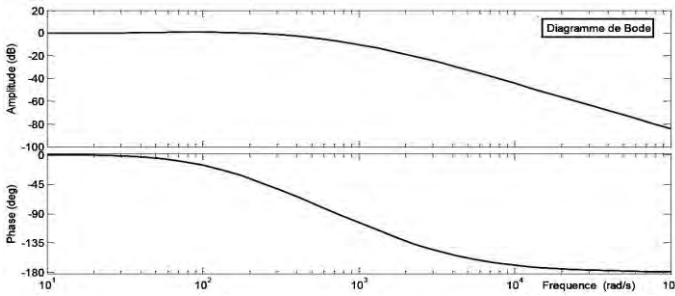


Fig. 7: Diagramme de Bode de la fonction de transfert en boucle fermée

6.1 Simulation du comportement de la PLL pour un réseau fonctionnant dans des conditions idéales

Pour tenir compte des conditions régissant un réseau idéal, trois signaux sinusoïdaux échantillonnés idéaux sont générés selon Matlab pour être utilisés comme sources d'entrées dans le programme Matlab-Simulink que nous avons développé. Ces signaux ont chacun une fréquence fixe de 50 Hz et une tension ayant une amplitude fixée à 10 kV et déphasés entre eux de 120°.

La sortie du bloc de transformation nommé $\alpha \beta / dq$ est représentée dans la figure 8. Dans la figure 9, nous avons tracé chaque courbe avec une échelle différente afin de mieux visualiser en même temps l'angle de phase et l'écart entre le signal de référence et le signal de sortie.

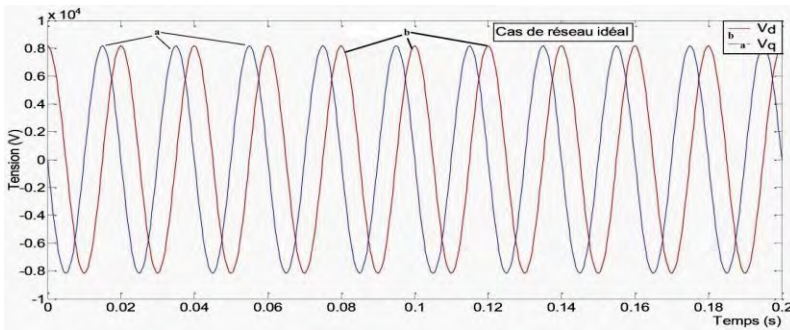


Fig. 8: Sortie du bloc de transformation $\alpha \beta / dq$

La sortie de la PLL est présentée en figure 9.

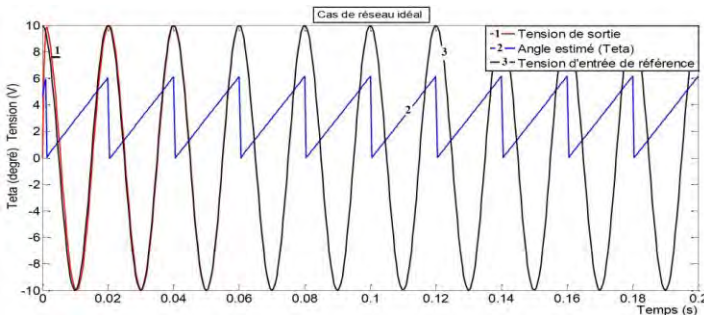


Fig. 9: La sortie résultante et l'angle de phase estimé

Ainsi, la sortie du régulateur PI peut être considérée comme une réponse à un échelon du système. C'est ce qui est représentée et observée sur la figure 10 dont trois valeurs de τ sont considérées.

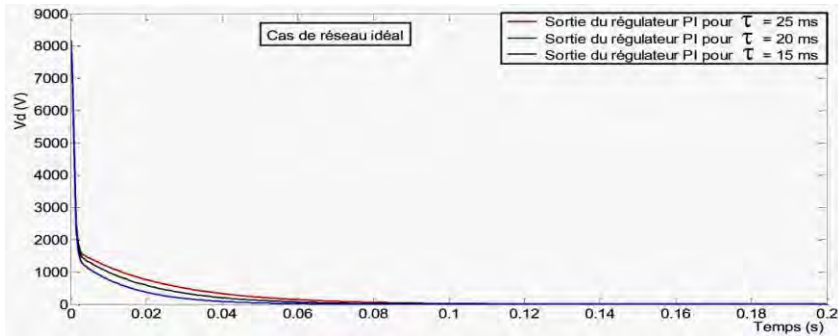


Fig. 10: Sortie du régulateur PI

Lorsqu'un réseau fonctionne dans des conditions idéales dont les principaux paramètres sont maintenus fixes (amplitude de la tension et la fréquence), le système PLL auquel sont adoptés les paramètres du régulateur PI, est capable de suivre la phase d'une manière satisfaisante.

6.2 Simulation dans des conditions de réseau non idéales

Dans cette partie, nous avons simulé le comportement de la PLL pour plusieurs conditions non idéales du réseau électrique, qui peuvent surgir dans les conditions réelles de son fonctionnement. Il s'agit des cas où elle subit:

- Une variation d'amplitude de la tension aux bornes des phases;
- Un saut de phase;
- Une présence d'harmoniques;
- Un déséquilibre au niveau des trois phases en matière de fréquence;
- Un décalage de phase entre les trois phases du réseau.

Dans ce qui suit, on présente les résultats obtenus par simulation pour chacune des conditions retenues.

6.2.1 Effet d'une variation d'amplitude de la tension

Dans cette étude, la modification de l'amplitude des trois phases envisagée consiste, à ce qu'après deux périodes du signal, elle subit une chute de tension de 25 % par rapport à la valeur initiale comme le montre la figure 11.

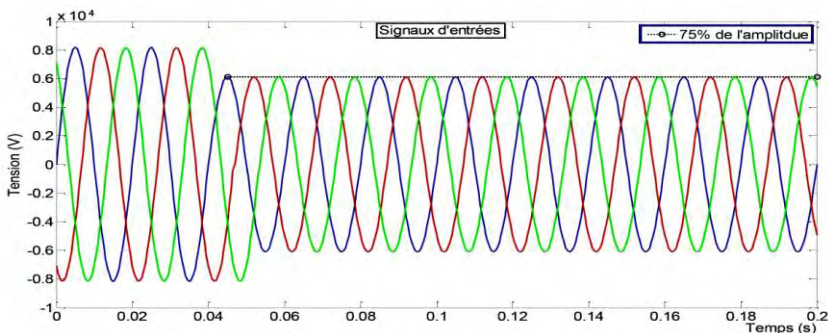


Fig. 11: Signaux d'entrées en cas de variation d'amplitude

Ainsi, le signal obtenu à la sortie de la PLL qui correspond à la résultante de la comparaison entre le signal d'entrée et le signal de référence, ainsi que l'angle de phase estimé sont présentés sur la figure 12.

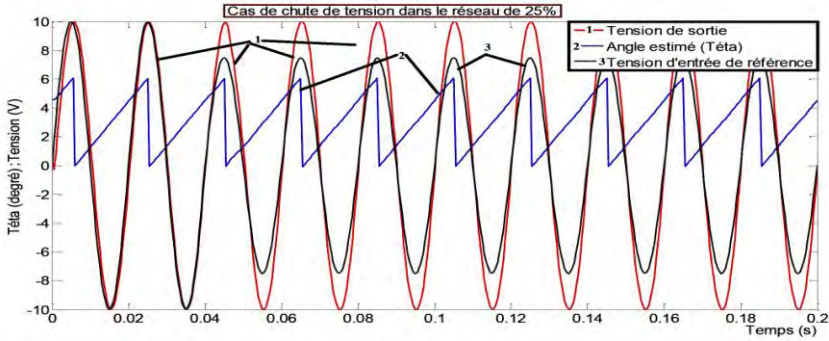


Fig. 12: Sortie résultante et angle de phase estimé

Ainsi qu'à la sortie du régulateur PI, on obtient le signal présenté dans la figure 13.

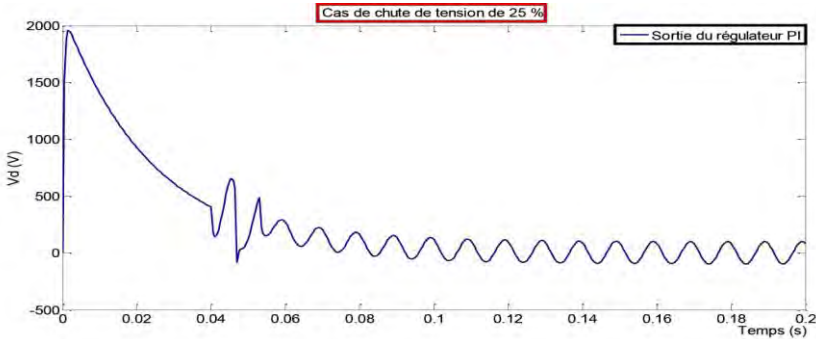


Fig. 13: Sortie du régulateur PI

6.2.2 Saut de phase

Afin d'observer le comportement de la PLL et du PI lors d'un surgissement du phénomène de saut de phase, nous avons simulé sur ce dernier, les signaux d'entrées en faisant un saut de phase simultané dans les trois phases.

Ainsi, le signal de sortie résultant est présenté sur la figure 14. Sur la même figure, est présenté aussi l'angle de phase estimé.

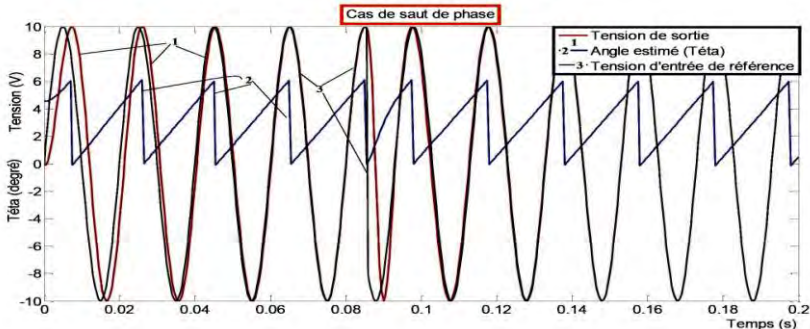


Fig. 14: Sortie résultante et angle de phase estimé

Alors que le comportement du régulateur PI caractérisé par l'évolution de sa sortie est dans ce cas présenté dans la figure 15.

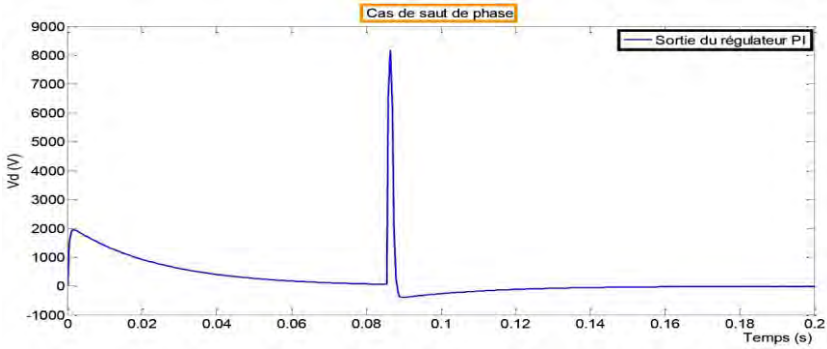


Fig. 15: Sortie du régulateur PI

6.2.3 Harmoniques

De même, dans cette étude, afin de mettre en évidence l'effet des harmoniques sur le comportement de la PLL et sur celui du régulateur PI, nous avons simulé leur présence tout en ajoutant à chacun des trois signaux, des harmoniques de différentes amplitudes et c'est ce qui est présenté sur la figure 16.

Ainsi, comme signaux résultants, on présente sur la figure 17 l'évolution des tensions d'entrée de référence, celle de la tension résultante obtenue à la sortie de la PLL, ainsi l'évolution de l'angle de phase θ évalué par le programme.

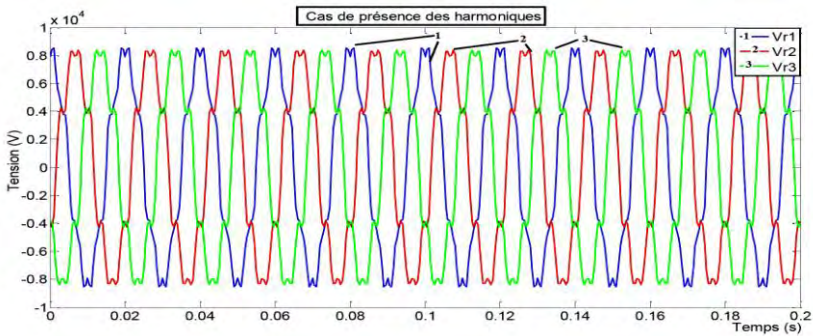


Fig. 16: Signaux d'entrées en cas de présence d'harmoniques

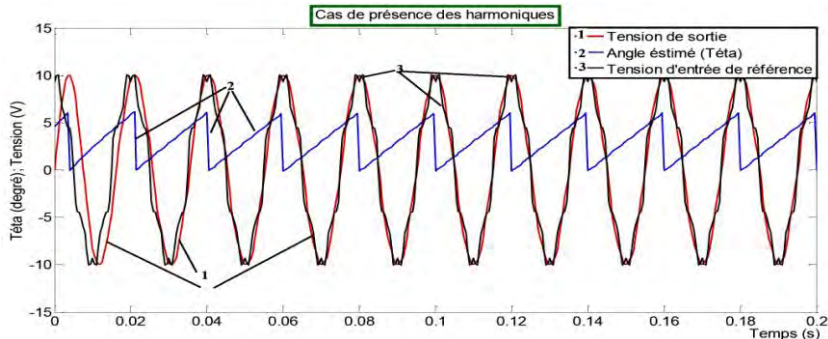


Fig. 17: Sortie résultante et angle de phase estimé

Le comportement du régulateur PI dans ce cas est représenté dans la figure 18.

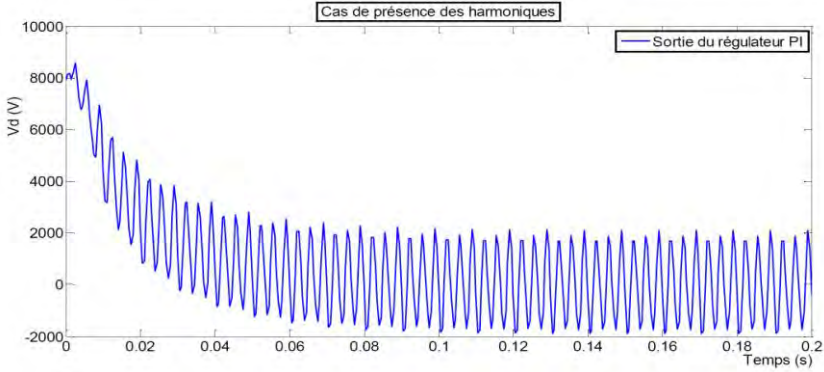


Fig. 18: Sortie du régulateur PI

6.2.4 Trois phases déséquilibrées en fréquence

Afin de mettre en évidence l'effet d'exercice d'un déséquilibre sur les signaux du réseau en matière de fréquence, d'une part nous avons gardé la fréquence à une valeur de 50 Hz pour le signal V_{r1} , et d'autre part nous avons affecté des valeurs de la fréquence des deux autres signaux V_{r2} et V_{r3} en les multipliant respectivement par les coefficients 0.96 et 1.05 (Fig. 19). Les signaux résultants obtenus à la sortie de la PLL sont présentés sur la figure 20, alors que ceux obtenus à la sortie du régulateur PI sont présentés sur la figure 21.

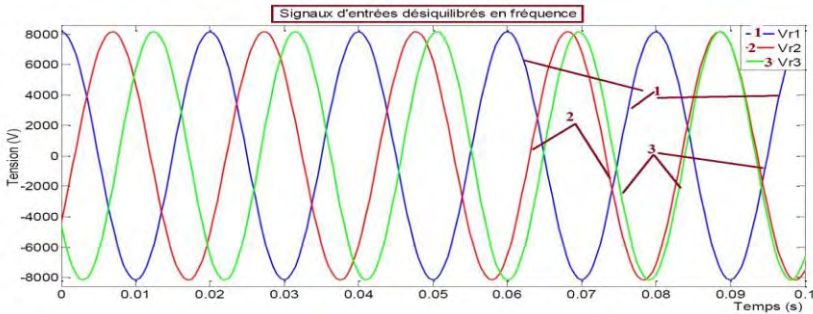


Fig. 19: Signaux d'entrées en cas de déséquilibre en fréquence

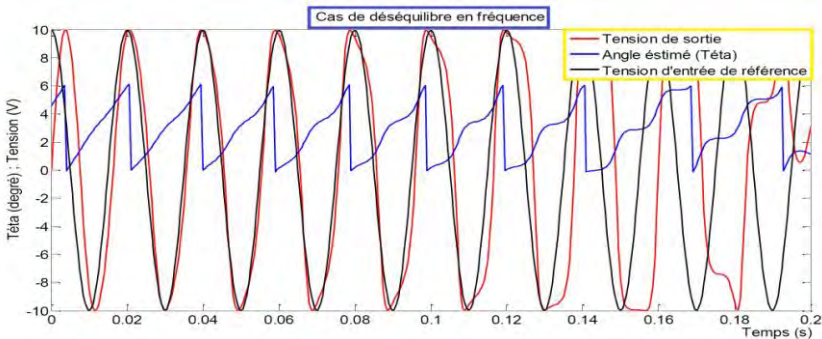


Fig. 20: Sortie résultante et angle de phase estimé

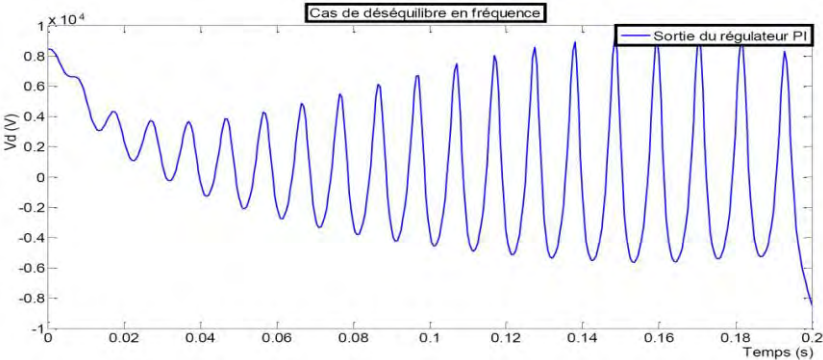


Fig. 21: Sortie du régulateur PI

6.2.5 Trois phases déséquilibrées avec décalage asymétrique de phase

Nous revenons maintenant à la même fréquence de 50 Hz pour les trois signaux. En revanche, nous introduisons un déphasage asymétrique de -130° et -230° , respectivement (Fig. 22).

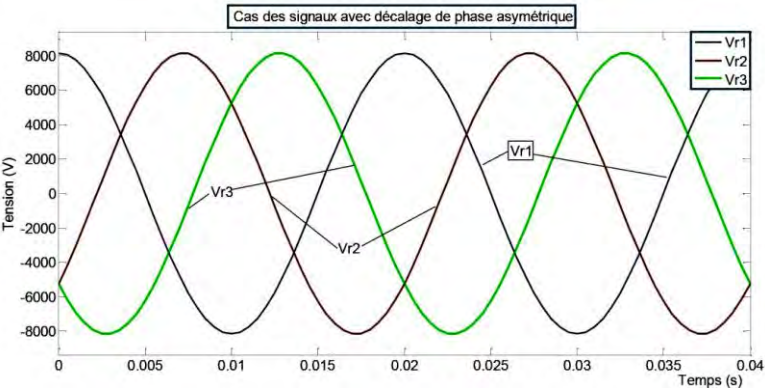


Fig. 22: Signaux d'entrées en cas de décalage asymétrique de phase

La figure suivante montre le résultat obtenu après simulation.

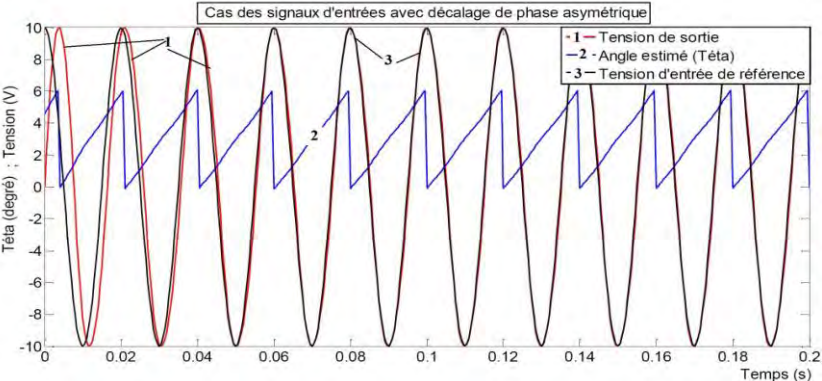


Fig. 23: Sortie résultante et angle de phase estimé

Il est également intéressant aussi de voir la forme du signal de sortie du régulateur PI. La figure 24 montre le comportement de ce dernier lors de la simulation.

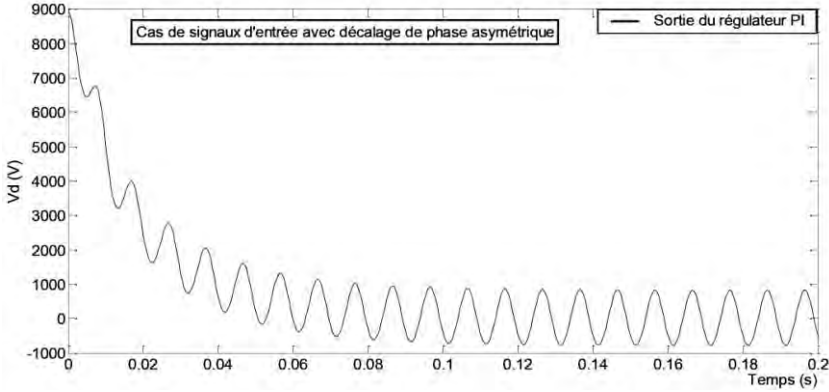


Fig. 24: Sortie du régulateur PI

7. DISCUSSION DES RESULTATS

Dans le cas d'un réseau idéal, le système PLL étudié dans cet article, ainsi que les paramètres adoptés pour le régulateur PI semblent adéquats et conduisent ce système à de bons résultats en matière de fonctionnement, de régulation et de contrôle.

Moyennant différentes échelles représentatives des différents résultats, auxquels nous avons aboutis, nous ont conduits à mieux visualiser l'angle de phase, l'écart entre le signal de référence et le signal de sortie. Le comportement du système sous diverses perturbations a été simulé sous l'environnement Matlab-Simulink et les résultats auxquels nous avons aboutis, ont montré le comportement escompté du système, ainsi que sa maîtrise sont atteints.

Alors que la maîtrise de l'asservissement de l'angle de phase a été acquise avec précision et dont la durée soit d'une manière plus ou moins rapide (environ 1.5 périodes). Un autre paramètre important dans l'évaluation des performances en termes de rapidité du système étudié est ainsi élaboré comme présenté dans la figure 10, ce paramètre est fortement lié à la sortie du régulateur PI qui peut être considérée comme une réponse à un échelon du système.

Lorsqu'un réseau fonctionne dans des conditions idéales dont les principaux paramètres sont maintenus fixes (amplitude de la tension, et la fréquence), le système PLL auquel sont adoptés les paramètres du régulateur PI dont le paramètre τ est petit ($\tau = 15$ ms) est capable de suivre la phase d'une manière plus rapide par rapport aux cas adoptant des valeurs de τ plus élevés (Fig. 10).

Concernant les paramètres adoptés pour la régulation moyennant la méthode 'SO', nous avons déterminé les paramètres caractérisant le régulateur par la méthode 'SO' tout en utilisant un processus itératif. Ainsi, en faisant une identification entre l'équation de la fonction de transfert du système donnée par (8) et celle gérant la dynamique d'un système de troisième ordre qui correspond à l'équation donnée par (10):

$$\frac{\omega_0^2 \times (K_p \times S + \omega_0)}{S^2 \times (K_p \times \omega_0 + S)} \quad (10)$$

Où, K_p est une constante choisie pour les tracés de Bode soient symétriques autour de la fréquence de coupure $\omega_0 = \omega_c$.

A partir de la simulation et du tracé de Bode, nous avons déterminé la marge de phase de la fonction de transfert du système en boucle ouverte par l'instruction (margin) dans Matlab, la bande passante du système en boucle fermée par l'instruction (bandwidth) dans Matlab et le temps de stabilisation.

Finalement, nous avons changé K_p et τ et tracé à nouveau les courbes de Bode jusqu'à ce que le système vérifie les spécifications souhaitées.

Le comportement du système PLL a été simulé sous différentes conditions qui peuvent apparaître dans les conditions réelles de fonctionnement du système et les résultats obtenus ont montré que le système PLL a permis de réguler et gérer les différents paramètres tout en gardant leurs valeurs.

Par ailleurs, nous avons remarqué que lorsque l'amplitude a été réduite à 75 %, le système pourrait encore suivre l'angle de phase avec une marge d'écart, comparée à celle du cas idéal, considéré comme acceptable (Fig. 12).

L'inexactitude en précision et le ralentissement du système sont dues au fait que la méthode SO utilisée pour le choix des paramètres du régulateur dépend fortement de l'amplitude de la tension V_m (Fig. 11 et Fig. 13).

Nous avons aussi simulé le cas d'une présence de saut de phase dans les signaux d'entrées. Cette perturbation est assurée par une création d'un saut instantané de π dans les trois phases. L'observation de la sortie du système PLL et sa comparaison avec le signal d'entrée de référence ont été considérés et les résultats obtenus ont montré que le système PLL a permis de contrôler et de réguler l'angle de phase et les sauts qui ont été infligés avec un temps de réponse assez réduit.

Lorsque les harmoniques sont présents dans les signaux d'entrée du système (Fig. 16), ce dernier fonctionne effectivement comme un filtre passe bas. Ce qui conduit que leur influence est diminué par le système dans le signal de sortie (Fig. 17). Ainsi que l'angle de phase de la fréquence fondamentale était encore asservi de façon assez précise.

Lors de test de l'effet de perturbation en matière de fréquences sur le comportement du système (Fig. 19) les résultats obtenus ont montré que le contrôle et l'asservissent de l'angle de phase par le système considéré présente certaines défaillances (Fig. 20). Celles-ci sont liées à notre sens aux conséquences de la transformation du repère $\alpha\beta$ au repère synchrone dq comme indiqué dans l'équation (7).

Ce qui peut être expliqué par le fait que lorsque les fréquences étaient équilibrées lors des décalages de phase des signaux d'entrée étaient asymétriques, le système a pu contrôler et ajuster l'angle de phase de façon raisonnable, mais encore avec des pertes de précision (Fig. 22, Fig. 23 et Fig. 24). Ceci peut être expliqué aussi à notre sens par l'utilisation du modèle linéaire pour la synthèse du correcteur qui n'étant pas valable pour le cas d'un déphasage asymétrique.

Donc, la méthode retenue dans ce travail permet donc de simuler le comportement d'un système PLL fonctionnant sous des considérations de perturbations des signaux d'entrée simulant des cas non idéaux. Ainsi, cette méthode présente de bonnes performances pour simuler de tels systèmes, malgré qu'ils apparaissent parfois trop lents. Le comportement lent du PLL pour une éventuelle considération conduit à un

effet qui affecte l'asservissement de phase par le système. Ainsi, le choix d'une vitesse plus élevée de la dynamique du système est assuré par l'utilisation des valeurs de τ plus faibles tout en respectant la marge de stabilité du système.

Le choix de la valeur du paramètre τ dépend des conséquences du compromis entre la vitesse de la dynamique et de la marge de stabilité du système

8. CONCLUSION

Le système PLL conçu est testé en faisant des simulations dans l'environnement Matlab-Simulink. Ainsi, nous avons utilisé les paramètres du régulateur PI suivants: un gain $K_p = 0,3848$ et $\tau = 20.27$ ms qui ont été calculés moyennant la méthode 'SO', et qui sont ajustés aussi par la simulation pour un objectif de déterminer leurs valeurs optimales.

Pour les conditions idéales du réseau, dont l'amplitude de la tension soit $V_m = 10$ kV et une fréquence correspondante $f = 50$ Hz, l'angle de phase a été simulé par le programme développé et les résultats ont montré que l'asservissement d'un tel cas est obtenu avec précision et en un temps très court. Par ailleurs, des simulations du comportement du système sous diverses perturbations des signaux du réseau sont effectuées.

Ainsi, les résultats obtenus ont montré que la configuration du système PLL utilisé présente de bonnes performances pour gérer de telles situations. Le système retenu a permis aussi la gestion, le contrôle et l'asservissent dans le cas de présences de décalages de l'angle de phase relatif aux signaux d'entrées.

Donc la configuration du système PLL retenue dans cette étude avec les paramètres du régulateur PI adoptés présente de bonnes performances pour pouvoir simuler de tels systèmes fonctionnant sous des conditions réelles que présente un réseau électrique.

REFERENCES

- [1] A. Lopez de Heredia, '*Contribution à l'Etude des Interactions entre les Nouveaux Systèmes de Génération et Compensation Distribués et le Réseau Electrique*', Thèse de Doctorat de l'Institut National Polytechnique de Grenoble, France, 2006.
- [2] S.J. Lee, J.K. Kang and S.K. Sul, '*A New Phase Detecting Method for Power Conversion Systems Considering Distorted Conditions in Power System*', In Proceedings of Industry Applications Conference, 34 Annual Meeting, Vol. 4, 1999.
- [3] S.M. Silva, L.N. Arruda, and B.J. Cardoso Filho, '*Wide Bandwidth Single and Three-Phase PLL Structures for Utility Connected Systems*', In Proceedings of European Power Electronics, 2001.
- [4] J.L. Azan, '*Précis d'Electronique*', Tome 2, 2005.
- [5] A. Timbus, R. Teodorescu, F. Blaabjerg and M. Liserre, '*Synchronization Methods for Three Phase Distributed Power Generation Systems. An Overview and Evaluation*', IEEE, Power Electronics Specialists Conference, PESC '05, pp. 2474 – 2481, 2005.

- [6] L.N. Arruda, S.M. Silva and B.J. Cardoso Filho, '*PLL Structures for Utility Connected Systems*', IEEE Transactions on Industrial Electronics, Vol.4, pp. 2655 – 2660, 2001.
- [7] J. Svensson, '*Synchronisation Methods for Grid-Connected Voltage Source Converters*', IEE Proceedings Generation, Transmission and Distribution, Vol. 148, N°3, pp. 229 – 235, 2001.
- [8] A. Ghoshal and J. Vinod, '*A Method to Improve PLL Performance Under Abnormal Grid Conditions*', In: National Power Electronics Conference 2007. Indian Institute of Science, Bangalore, 2007.
- [9] V. Kaura and V. Blasko, '*Operation of a Phase Looked Loop System Under Distorted Utility Conditions*', IEEE Transactions on Industry Applications, Vol. 33, N°1, pp. 58 – 63, 1997.
- [10] W.S. Levine, '*The Control Handbook*', Jaico Publishing House, Mumbai, 1999.